

PAT-NO: JP02003243772A

DOCUMENT-IDENTIFIER: JP 2003243772 A

**TITLE: SEMICONDUCTOR LIGHT EMITTING DEVICE AND ITS
MANUFACTURING METHOD**

PUBN-DATE: August 29, 2003

INVENTOR-INFORMATION:

NAME	COUNTRY
TAKEYA, MOTONOBU	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SONY CORP	N/A

APPL-NO: JP2002041171

APPL-DATE: February 19, 2002

INT-CL (IPC): H01S005/22, H01S005/323

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a semiconductor light emitting device that can keep a p-side clad layer at such a thickness that is necessary to demonstrate an appropriate optical characteristic.

SOLUTION: This semiconductor light emitting device uses a nitride-based III-V group compound semiconductor, and is provided with a structure that an active layer is pinched between an n-side clad layer and a p-side clad layer

BEST AVAILABLE COPY

and a ridge structure formed by selective growth. For example, in a semiconductor laser, the p-side clad layer is comprised of an n-type first layer 9 that is undoped in sequence from the side of an active layer 7, and a p-type second layer 12 that a p-type impurity is doped. When the first layer 9 is provided on a growth boundary between a ridge 18 and a base layer, or an undoped or n-type another layer is provided between the first layer 9 and a second layer 12, the p-side clad layer is included in the first layer 9 or another layer. The first layer 9 is 50 nm or more in thickness. A p-type third layer 11 that is more than 50 nm in band gap is inserted as an electron block layer into the p-type second layer 12.

COPYRIGHT: (C)2003,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-243772

(P2003-243772A)

(43) 公開日 平成15年8月29日 (2003.8.29)

(51) Int.Cl.

識別記号

F I

テマコード (参考)

H 0 1 S 5/22

H 0 1 S 5/22

5 F 0 7 3

5/323

6 1 0

5/323

6 1 0

審査請求 未請求 請求項の数143 O L (全 25 頁)

(21) 出願番号 特願2002-41171(P2002-41171)

(22) 出願日 平成14年2月19日 (2002.2.19)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 竹谷 元伸

宮城県白石市白鳥3丁目53番地の2 ソニー白石セミコンダクタ株式会社内

(74) 代理人 100082762

弁理士 杉浦 正知

Fターム(参考) 5F073 AA13 AA45 AA51 AA74 AA77

CA07 CB05 DA05 DA07 DA35

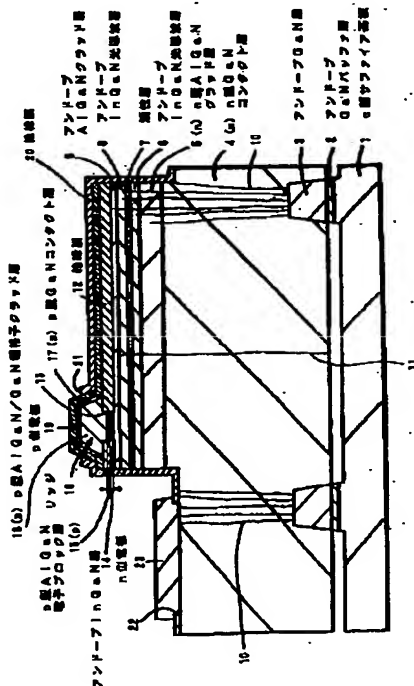
EA23

(54) 【発明の名称】 半導体発光素子およびその製造方法

(57) 【要約】

【課題】 p側クラッド層の厚さを良好な光学特性を得るのに必要な値に保持しつつ、動作電圧を低減することができる半導体発光素子を提供する。

【解決手段】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子、例えば半導体レーザにおいて、p側クラッド層を活性層7側から順にアンドープまたはn型の第1の層9とp型不純物がドーパされたp型の第2の層12とにより構成し、リッジ18と下地層との成長界面が第1の層9または第1の層9と第2の層12との間にアンドープまたはn型の他の層が設けられる場合には第1の層9もしくはこの他の層に含まれるようにする。第1の層9の厚さは50nm以上とする。p型の第2の層12中にはこれよりバンドギャップが大きいp型の第3の層11を電子ブロック層として挿入する。



【特許請求の範囲】

【請求項1】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する、窒化物系ⅢⅢ-Ⅴ族化合物半導体を用いた半導体発光素子において、

上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、かつ、上記第2の層がこの第2の層よりバンドギャップが大きい第3の層を有し、
上記リッジと下地層との成長界面が上記第1の層または
10 上記第1の層と上記第2の層との間に上記第1の層と接してアンドープまたはn型の他の層が設けられる場合には上記第1の層もしくはこの他の層に含まれることを特徴とする半導体発光素子。

【請求項2】 上記n側クラッド層と上記活性層との間にn側光導波層が設けられ、上記p側クラッド層と上記活性層との間にp側光導波層が設けられていることを特徴とする請求項1記載の半導体発光素子。

【請求項3】 上記p側クラッド層の上記第2の層の厚さが0nmより大きく、550nm以下であることを特徴とする請求項1記載の半導体発光素子。
20

【請求項4】 上記p側クラッド層の上記第2の層の厚さが0nmより大きく、450nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項5】 上記p側クラッド層の上記第2の層の厚さが390nm以上550nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項6】 上記p側クラッド層の上記第2の層の厚さが400nm以上530nm以下であることを特徴とする請求項1記載の半導体発光素子。
30

【請求項7】 上記p側クラッド層の上記第1の層の厚さが0nmより大きく、500nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項8】 上記p側クラッド層の上記第1の層の厚さが50nm以上であることを特徴とする請求項1記載の半導体発光素子。

【請求項9】 上記p側クラッド層の上記第1の層の厚さが50nm以上400nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項10】 上記p側クラッド層の上記第1の層の厚さが70nm以上400nm以下であることを特徴とする請求項1記載の半導体発光素子。
40

【請求項11】 上記p側クラッド層の上記第1の層の厚さが90nm以上400nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項12】 上記p側クラッド層の上記第1の層の厚さが50nm以上300nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項13】 上記p側クラッド層の上記第1の層の厚さが70nm以上300nm以下であることを特徴と
50

する請求項1記載の半導体発光素子。

【請求項14】 上記p側クラッド層の上記第1の層の厚さが90nm以上300nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項15】 上記p側クラッド層の上記第1の層の厚さが50nm以上200nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項16】 上記p側クラッド層の上記第1の層の厚さが70nm以上200nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項17】 上記p側クラッド層の上記第1の層の厚さが90nm以上200nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項18】 上記p側クラッド層の上記第1の層の厚さが70nm以上130nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項19】 上記p側クラッド層の上記第1の層の厚さが90nm以上110nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項20】 上記n側光導波層および上記p側光導波層の厚さが0nmより大きく、50nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項21】 上記p側クラッド層の上記第1の層が超格子構造を有することを特徴とする請求項1記載の半導体発光素子。

【請求項22】 上記p側クラッド層が超格子構造を有することを特徴とする請求項1記載の半導体発光素子。

【請求項23】 上記第3の層がAlおよびGaを含むp型の窒化物系ⅢⅢ-Ⅴ族化合物半導体からなることを特徴とする請求項1記載の半導体発光素子。
30

【請求項24】 上記第3の層がp型 $Al_xGa_{1-x}N$ (ただし、 $0 < x < 1$) からなることを特徴とする請求項1記載の半導体発光素子。

【請求項25】 上記第3の層がp型 $Al_xGa_{1-x}N$ (ただし、 $0.15 \leq x < 1$) からなることを特徴とする請求項1記載の半導体発光素子。

【請求項26】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が20nm以上であることを特徴とする請求項1記載の半導体発光素子。

【請求項27】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が50nm以上であることを特徴とする請求項1記載の半導体発光素子。
40

【請求項28】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が100nm以上であることを特徴とする請求項1記載の半導体発光素子。

【請求項29】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が280nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項30】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が100nm以上180nm以

下であることを特徴とする請求項1記載の半導体発光素子。

【請求項31】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が120nm以上160nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項32】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が130nm以上150nm以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項33】 上記活性層と上記p側クラッド層の上記第2の層との間にバンドギャップまたは格子定数が互いに異なる層の組み合わせが少なくとも1組以上存在することを特徴とする請求項1記載の半導体発光素子。

【請求項34】 上記活性層と上記p側クラッド層の上記第2の層との間に互いに原子組成比が異なる層からなる超格子構造が少なくとも1層以上存在することを特徴とする請求項1記載の半導体発光素子。

【請求項35】 上記下地層上に成長マスクが形成され、この成長マスクの開開口部における上記下地層上に上記リッジが選択成長されていることを特徴とする請求項1記載の半導体発光素子。

【請求項36】 上記成長マスクは絶縁膜であることを特徴とする請求項35記載の半導体発光素子。

【請求項37】 上記下地層が上記第1の層であることを特徴とする請求項1記載の半導体発光素子。

【請求項38】 上記リッジが上記第1の層の上層部、上記第2の層および上記第3の層を含むことを特徴とする請求項1記載の半導体発光素子。

【請求項39】 上記リッジが上記第1の層の上層部、上記第2の層、上記第3の層およびp型コンタクト層からなることを特徴とする請求項1記載の半導体発光素子。

【請求項40】 上記リッジが上記第2の層、上記第3の層およびp型コンタクト層からなることを特徴とする請求項1記載の半導体発光素子。

【請求項41】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子において、

上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、

上記リッジと下地層との成長界面が上記第1の層または上記第1の層と上記第2の層との間に上記第1の層と接してアンドープまたはn型の他の層が設けられる場合には上記第1の層もしくはこの他の層に含まれることを特徴とする半導体発光素子。

【請求項42】 上記n側クラッド層と上記活性層との間にn側光導波層が設けられ、上記p側クラッド層と上

記活性層との間にp側光導波層が設けられていることを特徴とする請求項41記載の半導体発光素子。

【請求項43】 上記p側クラッド層の上記第2の層の厚さが0nmより大きく、550nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項44】 上記p側クラッド層の上記第2の層の厚さが0nmより大きく、450nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項45】 上記p側クラッド層の上記第2の層の厚さが390nm以上550nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項46】 上記p側クラッド層の上記第2の層の厚さが400nm以上530nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項47】 上記第1の層の厚さが50nm以上であることを特徴とする請求項41記載の半導体発光素子。

【請求項48】 上記p側クラッド層の上記第1の層の厚さが50nm以上500nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項49】 上記p側クラッド層の上記第1の層の厚さが50nm以上400nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項50】 上記p側クラッド層の上記第1の層の厚さが70nm以上400nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項51】 上記p側クラッド層の上記第1の層の厚さが90nm以上400nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項52】 上記p側クラッド層の上記第1の層の厚さが50nm以上300nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項53】 上記p側クラッド層の上記第1の層の厚さが70nm以上300nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項54】 上記p側クラッド層の上記第1の層の厚さが90nm以上300nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項55】 上記p側クラッド層の上記第1の層の厚さが50nm以上200nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項56】 上記p側クラッド層の上記第1の層の厚さが70nm以上200nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項57】 上記p側クラッド層の上記第1の層の厚さが90nm以上200nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項58】 上記p側クラッド層の上記第1の層の厚さが70nm以上130nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項59】 上記p側クラッド層の上記第1の層の厚さが90nm以上110nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項60】 上記n側光導波層および上記p側光導波層の厚さが0nmより大きく、50nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項61】 上記p側クラッド層の上記第1の層が超格子構造を有することを特徴とする請求項41記載の半導体発光素子。

【請求項62】 上記p側クラッド層が超格子構造を有することを特徴とする請求項41記載の半導体発光素子。

【請求項63】 上記p側クラッド層の上記第2の層がこの第2の層よりバンドギャップが大きい第3の層を有することを特徴とする請求項41記載の半導体発光素子。

【請求項64】 上記第3の層がAlおよびGaを含むp型の窒化物系III-V族化合物半導体からなることを特徴とする請求項63記載の半導体発光素子。

【請求項65】 上記第3の層がp型 $Al_xGa_{1-x}N$ (ただし、 $0 < x < 1$) からなることを特徴とする請求項63記載の半導体発光素子。

【請求項66】 上記第3の層がp型 $Al_xGa_{1-x}N$ (ただし、 $0.15 \leq x < 1$) からなることを特徴とする請求項63記載の半導体発光素子。

【請求項67】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が20nm以上であることを特徴とする請求項41記載の半導体発光素子。

【請求項68】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が50nm以上であることを特徴とする請求項41記載の半導体発光素子。

【請求項69】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が100nm以上であることを特徴とする請求項41記載の半導体発光素子。

【請求項70】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が280nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項71】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が100nm以上180nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項72】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が120nm以上160nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項73】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が130nm以上150nm以下であることを特徴とする請求項41記載の半導体発光素子。

【請求項74】 上記活性層と上記p側クラッド層の上

記第2の層との間にバンドギャップまたは格子定数が互いに異なる層の組み合わせが少なくとも1組以上存在することを特徴とする請求項41記載の半導体発光素子。

【請求項75】 上記活性層と上記p側クラッド層の上記第2の層との間に互いに原子組成比が異なる層からなる超格子構造が少なくとも1層以上存在することを特徴とする請求項41記載の半導体発光素子。

【請求項76】 上記下地層上に成長マスクが形成され、この成長マスクの開口部における上記下地層上に上記リッジが選択成長されていることを特徴とする請求項41記載の半導体発光素子。

【請求項77】 上記成長マスクは絶縁膜であることを特徴とする請求項76記載の半導体発光素子。

【請求項78】 上記下地層が上記第1の層であることを特徴とする請求項41記載の半導体発光素子。

【請求項79】 上記リッジが上記第1の層の上層部および上記第2の層を含むことを特徴とする請求項41記載の半導体発光素子。

【請求項80】 上記リッジが上記第1の層の上層部、上記第2の層およびp型コンタクト層からなることを特徴とする請求項41記載の半導体発光素子。

【請求項81】 上記リッジが上記第2の層およびp型コンタクト層からなることを特徴とする請求項41記載の半導体発光素子。

【請求項82】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する半導体発光素子において、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、

上記リッジと下地層との成長界面が上記第1の層または上記第1の層と上記第2の層との間に上記第1の層と接してアンドープまたはn型の他の層が設けられる場合には上記第1の層もしくはこの他の層に含まれることを特徴とする半導体発光素子。

【請求項83】 上記n側クラッド層と上記活性層との間にn側光導波層が設けられ、上記p側クラッド層と上記活性層との間にp側光導波層が設けられていることを特徴とする請求項82記載の半導体発光素子。

【請求項84】 上記p側クラッド層の上記第2の層の厚さが0nmより大きく、550nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項85】 上記p側クラッド層の上記第2の層の厚さが0nmより大きく、450nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項86】 上記p側クラッド層の上記第2の層の厚さが390nm以上550nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項87】 上記p側クラッド層の上記第2の層の厚さが400nm以上530nm以下であることを特徴

とする請求項82記載の半導体発光素子。

【請求項88】 上記第1の層の厚さが50nm以上であることを特徴とする請求項82記載の半導体発光素子。

【請求項89】 上記p側クラッド層の上記第1の層の厚さが50nm以上500nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項90】 上記p側クラッド層の上記第1の層の厚さが50nm以上400nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項91】 上記p側クラッド層の上記第1の層の厚さが70nm以上400nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項92】 上記p側クラッド層の上記第1の層の厚さが90nm以上400nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項93】 上記p側クラッド層の上記第1の層の厚さが50nm以上300nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項94】 上記p側クラッド層の上記第1の層の厚さが70nm以上300nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項95】 上記p側クラッド層の上記第1の層の厚さが90nm以上300nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項96】 上記p側クラッド層の上記第1の層の厚さが50nm以上200nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項97】 上記p側クラッド層の上記第1の層の厚さが70nm以上200nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項98】 上記p側クラッド層の上記第1の層の厚さが90nm以上200nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項99】 上記p側クラッド層の上記第1の層の厚さが70nm以上130nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項100】 上記p側クラッド層の上記第1の層の厚さが90nm以上110nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項101】 上記n側光導波層および上記p側光導波層の厚さが0nmより大きく、50nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項102】 上記p側クラッド層の上記第1の層が超格子構造を有することを特徴とする請求項82記載の半導体発光素子。

【請求項103】 上記p側クラッド層が超格子構造を有することを特徴とする請求項82記載の半導体発光素子。

【請求項104】 上記p側クラッド層の上記第2の層

がこの第2の層よりバンドギャップが大きい第3の層を有することを特徴とする請求項82記載の半導体発光素子。

【請求項105】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が20nm以上であることを特徴とする請求項82記載の半導体発光素子。

【請求項106】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が50nm以上であることを特徴とする請求項82記載の半導体発光素子。

10 【請求項107】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が100nm以上であることを特徴とする請求項82記載の半導体発光素子。

【請求項108】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が280nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項109】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が100nm以上180nm以下であることを特徴とする請求項82記載の半導体発光素子。

20 【請求項110】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が120nm以上160nm以下であることを特徴とする請求項82記載の半導体発光素子。

【請求項111】 上記活性層と上記p側クラッド層の上記第2の層との間の距離が130nm以上150nm以下であることを特徴とする請求項82記載の半導体発光素子。

30 【請求項112】 上記活性層と上記p側クラッド層の上記第2の層との間にバンドギャップまたは格子定数が互いに異なる層の組み合わせが少なくとも1組以上存在することを特徴とする請求項82記載の半導体発光素子。

【請求項113】 上記活性層と上記p側クラッド層の上記第2の層との間に互いに原子組成比が異なる層からなる超格子構造が少なくとも1層以上存在することを特徴とする請求項82記載の半導体発光素子。

40 【請求項114】 上記下地層上に成長マスクが形成され、この成長マスクの開口部における上記下地層上に上記リッジが選択成長されていることを特徴とする請求項82記載の半導体発光素子。

【請求項115】 上記成長マスクは絶縁膜であることを特徴とする請求項114記載の半導体発光素子。

【請求項116】 上記下地層が上記第1の層であることを特徴とする請求項82記載の半導体発光素子。

【請求項117】 上記リッジが上記第1の層の上層部および上記第2の層を含むことを特徴とする請求項82記載の半導体発光素子。

50 【請求項118】 上記リッジが上記第1の層の上層部、上記第2の層およびp型コンタクト層からなることを特徴とする請求項82記載の半導体発光素子。

【請求項119】 上記リッジが上記第2の層およびp型コンタクト層からなることを特徴とする請求項8記載の半導体発光素子。

【請求項120】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、かつ、上記第2の層がこの第2の層よりバンドギャップが大きい第3の層を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子の製造方法であって、上記第1の層を成長させた後、上記第1の層上に所定の開口部を有する成長マスクを形成する工程と、上記成長マスクの上記開口部における上記第1の層上にアンドープまたはn型の層、上記第2の層および上記第3の層を成長させる工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項121】 上記第2の層上にp型コンタクト層を成長させる工程を更に有することを特徴とする請求項120記載の半導体発光素子の製造方法。

【請求項122】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、かつ、上記第2の層がこの第2の層よりバンドギャップが大きい第3の層を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子の製造方法であって、上記第1の層を成長させた後、上記第1の層上に所定の開口部を有する成長マスクを形成する工程と、上記成長マスクの上記開口部における上記第1の層上に上記第2の層および上記第3の層を成長させる工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項123】 上記第2の層上にp型コンタクト層を成長させる工程を更に有することを特徴とする請求項122記載の半導体発光素子の製造方法。

【請求項124】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、窒化物系III-V族化合物半導体を用いた半導体発光素子の製造方法であって、上記第1の層を成長させた後、上記第1の層上に所定の開口部を有する成長マスクを形成する工程と、上記成長マスクの上記開口部における上記第1の層上にアンドープまたはn型の層および上記第2の層を成長させる工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項125】 上記第2の層上にp型コンタクト層

を成長させる工程を更に有することを特徴とする請求項124記載の半導体発光素子の製造方法。

【請求項126】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、窒化物系III-V族化合物半導体を用いた半導体発光素子の製造方法であって、

上記第1の層を成長させた後、上記第1の層上に所定の開口部を有する成長マスクを形成する工程と、上記成長マスクの上記開口部における上記第1の層上に上記第2の層を成長させる工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項127】 上記第2の層上にp型コンタクト層を成長させる工程を更に有することを特徴とする請求項126記載の半導体発光素子の製造方法。

【請求項128】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、半導体発光素子の製造方法であって、

上記第1の層を成長させた後、上記第1の層上に所定の開口部を有する成長マスクを形成する工程と、上記成長マスクの上記開口部における上記第1の層上にアンドープまたはn型の層および上記第2の層を成長させる工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項129】 上記第2の層上にp型コンタクト層を成長させる工程を更に有することを特徴とする請求項128記載の半導体発光素子の製造方法。

【請求項130】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、半導体発光素子の製造方法であって、

上記第1の層を成長させた後、上記第1の層上に所定の開口部を有する成長マスクを形成する工程と、上記成長マスクの上記開口部における上記第1の層上に上記第2の層を成長させる工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項131】 上記第2の層上にp型コンタクト層を成長させる工程を更に有することを特徴とする請求項130記載の半導体発光素子の製造方法。

【請求項132】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp

型不純物がドーパされたp型の第2の層とからなり、かつ、上記第2の層がこの第2の層よりバンドギャップが大きい第3の層を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子の製造方法であって、上記活性層から上記第3の層までの成長を、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気で行うようにしたことを特徴とする半導体発光素子の製造方法。

【請求項133】 上記実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気はN₂ ガス雰囲気であることを特徴とする請求項132記載の半導体発光素子の製造方法。

【請求項134】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記p側クラッド層が上記活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなる、窒化物系III-V族化合物半導体を用いた半導体発光素子の製造方法であって、上記活性層から上記p側クラッド層の上記第1の層までの成長を、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気で行うようにしたことを特徴とする半導体発光素子の製造方法。

【請求項135】 上記実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気はN₂ ガス雰囲気であることを特徴とする請求項134記載の半導体発光素子の製造方法。

【請求項136】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子において、上記活性層とこの活性層に最も近い、p型不純物がドーパされたp型の層との間の距離が50nm以上であることを特徴とする半導体発光素子。

【請求項137】 上記活性層と上記p型の層との間の距離が60nm以上であることを特徴とする請求項136記載の半導体発光素子。

【請求項138】 上記活性層と上記p型の層との間の距離が100nm以上であることを特徴とする請求項136記載の半導体発光素子。

【請求項139】 上記活性層と上記p型の層との間の距離が50nm以上500nm以下であることを特徴とする請求項136記載の半導体発光素子。

【請求項140】 上記活性層と上記p型の層との間の距離が100nm以上200nm以下であることを特徴とする請求項136記載の半導体発光素子。

【請求項141】 上記活性層に最も近いp型の層が上記p側クラッド層よりバンドギャップが大きいp型の層であることを特徴とする請求項136記載の半導体発光素子。

【請求項142】 n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、上記活性層とこの活性層に最も近い、p型不純物がドーパされたp型の層との間の距離が50nm以上であり、上記活性層に最も近いp型の層が上記p側クラッド層よりバンドギャップが大きいp型の層である、窒化物系III-V族化合物半導体を用いた半導体発光素子の製造方法であって、

上記活性層から上記p側クラッド層よりバンドギャップが大きいp型の層までの成長を、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気で行うようにしたことを特徴とする半導体発光素子の製造方法。

【請求項143】 上記実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気はN₂ ガス雰囲気であることを特徴とする請求項142記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、半導体発光素子およびその製造方法に関し、特に、窒化物系III-V族化合物半導体を用いた半導体レーザや発光ダイオードに適用して好適なものである。

【0002】

【従来の技術】近年、光ディスクの高密度化に必要である青色領域から紫外線領域におよぶ発光が可能な半導体レーザとして、AlGaInNなどの窒化物系III-V族化合物半導体を用いた半導体レーザの研究開発が盛んに行われ、すでに実用化されている。

【0003】この窒化物系III-V族化合物半導体を用いた半導体レーザとして、選択成長により形成されたリッジ構造を有する半導体レーザが提案されている(J. Crystal Growth 144(1994)133 および特開2000-58461号公報)。この半導体レーザの要部を図9に示す。図9に示すように、この半導体レーザを製造するには、c面サファイア基板上に低温成長によるGaNバッファ層を介してp型GaNコンタクト層(いずれも図示せず)、n型AlGaNクラッド層101、n型GaN光導波層102、活性層103、p型GaN光導波層104およびp型AlGaNクラッド層105を順次成長させ、その上にSiO₂膜106を形成し、このSiO₂膜106の所定部分にストライプ状の開孔106aを形成した後、このSiO₂膜106を成長マスクとしてその開孔106aの部分におけるp型AlGaNクラッド層105上にp型AlGaNクラッド層107およびp型GaNコンタクト層108を順次選択成長させてリッジを形成する。

【0004】

【発明が解決しようとする課題】しかしながら、本発明者の検討によれば、上述の従来の半導体レーザにおいては、SiO₂膜106の開孔106aの部分におけるp

型AlGaInクラッド層105上にp型AlGaInクラッド層107を選択成長させるとき、下層のn型層の成長時にドーピングに用いられるn型不純物(主としてSi)が成長装置の成長室内に残存しており、このn型不純物により成長界面が汚染されたり、成長界面にドナーとして働く欠陥が発生したりすることにより、成長界面近傍がn型化する。このため、実際には、図10に示すように、p型AlGaInクラッド層105と選択成長されるp型AlGaInクラッド層107との界面にn型AlGaIn層109が形成され、これらの層によりpnp 10構造が形成されてしまう。この結果、p型AlGaInクラッド層105とp型AlGaInクラッド層107とからなるp型クラッド層の全体で見た直列抵抗が増大し、半導体レーザの動作電圧の上昇をもたらすという問題があった。

【0005】したがって、この発明が解決しようとする課題は、p側クラッド層の厚さを良好な光学特性を得るのに必要かつ十分な値に保持しつつ、動作電圧の低減を図ることができる半導体発光素子およびそのような半導体発光素子を容易に製造することができる半導体発光素子の製造方法を提供することにある。この発明の上記課題およびその他の課題は、添付図面を参照した本明細書の以下の記述により明らかとなるであろう。

【0006】

【課題を解決するための手段】上記課題を解決するために、この発明の第1の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子において、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、かつ、第2の層がこの第2の層よりバンドギャップが大きい第3の層を有し、リッジと下地層との成長界面が第1の層または第1の層と第2の層との間に第1の層と接してアンドープまたはn型の他の層が設けられる場合には第1の層もしくはこの他の層に含まれることを特徴とするものである。ここで、リッジと下地層との成長界面が第1の層または第1の層と第2の層との間に第1の層と接してアンドープまたはn型の他の層が設けられる場合には第1の層もしくはこの他の層に含まれるとは、リッジと下地層との成長界面が第1の層または第1の層もしくはこの他の層の中に完全に含まれる場合のほか、リッジと下地層との成長界面が第1の層の第2の層側の面またはこの他の層の第2の層側の面と一致する場合も意味するものとする。これは、リッジの両側の部分の底面(下地層の表面)と活性層との間の距離をd、リッジに含まれる、活性層に最も近いp型層と活性層との間の距離を L_p とすると、 $L_p \geq d$ であると言い換えることもできる。

【0007】この半導体発光素子は、典型的にはSCH 50

(Separate Confinement Heterostructure) 構造を有する。すなわち、n側クラッド層と活性層との間にn側光導波層が設けられ、p側クラッド層と活性層との間にp側光導波層が設けられる。

【0008】p側クラッド層の全体の厚さは、一般には500~600nmあれば足りる。p側クラッド層のp型の第2の層の厚さは一般的には0nmより大きく、550nm以下あるいは450nm以下であるが、典型的には390nm以上550nm以下、より典型的には400nm以上530nm以下である。一方、p側クラッド層のアンドープの第1の層(この場合、n-型を呈し、比抵抗は一般にp型層に比べて数分の1から1桁程度低い)の厚さは、一般には0nmより大きく、500nm以下であるが、p側クラッド層の抵抗の低減を十分に図る観点より、好適には50nm以上、より好適には70nm以上、更に好適には90nm以上に選ばれ、一方、典型的には400nm以下あるいは300nm以下あるいは200nm以下に選ばれ、これらの上限および下限を任意に組み合わせた範囲であってよい。この第1の層の厚さは、一つの典型的な例では70nm以上130nm以下であり、更に典型的な例では90nm以上110nm以下に選ばれる。これらのアンドープまたはn型の第1の層およびp型の第2の層は、必要な光学特性、例えば十分に高い光閉じ込め係数 Γ が得られて良好な遠視野像(far field pattern, FFP)などが得られる限り、互いに同じ材料からなるものであっても、互いに異なる材料からなるものであってもよい。前者の例としては、第1の層および第2の層の材料ともAlGaInを用いる場合が挙げられ、後者の例としては、第2の層の材料としてAlGaInN、GaIn、InGaInなどをを用いる場合が挙げられる。第1の層および第2の層は互いに直接接する場合のほか、何らかの機能を有する他の層を介して間接的に接する場合もあり得る。このうち特に、第1の層と第2の層との間に第1の層と接してアンドープまたはn型の他の層が設けられる場合には、上述のようにリッジと下地層との成長界面は第1の層もしくはこの他の層に含まれる。

【0009】また、n側光導波層およびp側光導波層が設けられる場合、それらの厚さは一般的には0nmより大きく、50nm以下である。

【0010】p側クラッド層のアンドープまたはn型の第1の層は、半導体発光素子の動作時にp側電極側から注入される正孔をトンネル効果により活性層に到達しやすくして注入効率を高くするとともに、ヘテロ界面の導入により、第2の層のp型不純物として通常用いられるMgが活性層側に拡散するのを抑制して活性層の劣化を防止する観点より、好適には超格子構造とする。一つの典型的な例においてはp側クラッド層全体を超格子構造とする。

【0011】p型の第2の層に存在する第3の層は、一般的にはAlおよびGaを含むp型の窒化物系III-V族化合物半導体からなり、より具体的には、例えばp型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ （ただし、 $0 < x < 1$ ）からなり、活性層に注入される電子のオーバフローを効果的に抑制する観点からは、好適にはp型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ （ただし、 $0.15 \leq x < 1$ ）からなる。

【0012】また、p型の第2の層のp型不純物として通常用いられるMgが活性層に拡散することによる活性層の劣化を防止する観点からは、活性層とp側クラッド層のp型の第2の層との間の距離は、好適には20nm以上、より好適には50nm以上、更に好適には100nm以上に選ばれる。また、最近の報告によれば、GaNにおける正孔の拡散距離は約0.28 μm （280nm）であり、これを考慮すると、電子との再結合の確率を低くし、活性層への正孔の注入効率を高くするためには、活性層とp側クラッド層のp型の第2の層との間の距離は、この拡散距離以下にすることが望ましい。

【0013】一方、p側クラッド層のp型の第2の層から活性層へのp型不純物、例えばMgの拡散を抑制して活性層の劣化を防止する観点からは、好適には、活性層とp側クラッド層の第2の層との間に、バンドギャップまたは格子定数が互いに異なる層の組み合わせが少なくとも1組以上存在するようにし、あるいは、互いに原子組成比が異なる層からなる超格子構造が少なくとも1層以上存在するようにし、これを格子歪み層としてMgの拡散を防止するようにする。

【0014】典型的には、活性層の障壁層を構成する窒化物系III-V族化合物半導体は $\text{In}_x\text{Ga}_{1-x}\text{N}$ （ただし、 $0 < x < 1$ ）であり、活性層の井戸層を構成する窒化物系III-V族化合物半導体は $\text{In}_y\text{Ga}_{1-y}\text{N}$ （ただし、 $0 < y < 1$ かつ $y > x$ ）である。

【0015】窒化物系III-V族化合物半導体は、一般的には、Ga、Al、InおよびBからなる群より選ばれた少なくとも一種のIII族元素と、少なくともNを含み、場合によって更にAsまたはPを含むV族元素とからなり、具体例を挙げると、GaN、InN、AlN、AlGaN、InGaN、AlGaInNなどである。

【0016】典型的には、下地層上に成長マスクが形成され、この成長マスクの開口部における下地層上にリッジが選択成長される。成長マスクは一般的には絶縁膜により形成され、絶縁膜の具体例を挙げると、二酸化シリコン（ SiO_2 ）膜、窒化シリコン（ Si_3N_4 ）膜、酸窒化シリコン（ SiON ）膜などである。選択成長の下地層は、第1の層であることもあるし、第1の層を途中の厚さまで成長させたアンドープまたはn型の層であることもあり、更には、第1の層と第2の層との間に第1の層と接してアンドープまたはn型の他の層が設けられる場合にはこの他の層であることもある。リッジは、

例えば、第1の層の上層部、第2の層および第3の層を含み、具体的には、例えば、第1の層の上層部、第2の層、第3の層およびp型コンタクト層からなる。あるいは、リッジは、第2の層、第3の層およびp型コンタクト層からなる。

【0017】この発明の第2の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子において、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、リッジと下地層との成長界面が第1の層または第1の層と第2の層との間に第1の層と接してアンドープまたはn型の他の層が設けられる場合には第1の層もしくはこの他の層に含まれることを特徴とするものである。この発明の第2の発明においては、その性質に反しない限り、第1の発明に関連して説明したことが成立する。

【0018】この発明の第3の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する半導体発光素子において、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、リッジと下地層との成長界面が第1の層または第1の層と第2の層との間に第1の層と接してアンドープまたはn型の他の層が設けられる場合には第1の層もしくはこの他の層に含まれることを特徴とするものである。

【0019】ここで、この半導体発光素子は、基本的にはどのような半導体を用いたものであってもよく、窒化物系III-V族化合物半導体を用いたもののほか、AlGaAs系半導体、AlGaInP系半導体、InGaAsP系半導体、GaInNAs系半導体などの各種のIII-V族化合物半導体や、ZnSe系半導体などのII-VI族化合物半導体、更にはダイヤモンドなどを用いたものなどであってもよい。この発明の第3の発明においては、その性質に反しない限り、第1の発明に関連して説明したことが成立する。

【0020】この発明の第4の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、かつ、第2の層がこの第2の層よりバンドギャップが大きい第3の層を有する、窒化物系III-V族化合物半導体を用いた半導体発光素子の製造方法であって、第1の層を成長させた後、第1の層上に所定の開口部を有する成長マスクを形成する工程と、成長マスクの開口部における第1の層上にアンドープまたはn型の層、第2の層および第3の層を成長させる工程とを有す

ることを特徴とするものである。

【0021】この発明の第5の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、かつ、第2の層がこの第2の層よりバンドギャップが大きい第3の層を有する、窒化物系ⅡⅡⅠ-V族化合物半導体を用いた半導体発光素子の製造方法であって、第1の層を成長させた後、第1の層上に所定の開口部を有する成長マスクを形成する工程と、成長マスクの開口部における第1の層上に第2の層および第3の層を成長させる工程とを有することを特徴とするものである。

【0022】この発明の第6の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなる、窒化物系ⅡⅡⅠ-V族化合物半導体を用いた半導体発光素子の製造方法であって、第1の層を成長させた後、第1の層上に所定の開口部を有する成長マスクを形成する工程と、成長マスクの開口部における第1の層上にアンドープまたはn型の層および第2の層を成長させる工程とを有することを特徴とするものである。

【0023】この発明の第7の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなる、窒化物系ⅡⅡⅠ-V族化合物半導体を用いた半導体発光素子の製造方法であって、第1の層を成長させた後、第1の層上に所定の開口部を有する成長マスクを形成する工程と、成長マスクの開口部における第1の層上に第2の層を成長させる工程とを有することを特徴とするものである。

【0024】この発明の第8の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなる半導体発光素子の製造方法であって、第1の層を成長させた後、第1の層上に所定の開口部を有する成長マスクを形成する工程と、成長マスクの開口部における第1の層上にアンドープまたはn型の層および第2の層を成長させる工程とを有することを特徴とするものである。

【0025】この発明の第9の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、p側ク

ラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなる半導体発光素子の製造方法であって、第1の層を成長させた後、第1の層上に所定の開口部を有する成長マスクを形成する工程と、成長マスクの開口部における第1の層上に第2の層を成長させる工程とを有することを特徴とするものである。

【0026】この発明の第4～第9の発明においては、典型的には、p側クラッド層の第2の層上に更に、p型コンタクト層が成長される。この発明の第4～第9の発明においては、その性質に反しない限り、第1～第3の発明に関連して説明したことが成立する。

【0027】この発明の第10の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、かつ、第2の層がこの第2の層よりバンドギャップが大きい第3の層を有する、窒化物系ⅡⅡⅠ-V族化合物半導体を用いた半導体発光素子の製造方法であって、活性層から第3の層までの成長を、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気中で行うようにしたことを特徴とするものである。

【0028】この発明の第11の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなる、窒化物系ⅡⅡⅠ-V族化合物半導体を用いた半導体発光素子の製造方法であって、活性層からp側クラッド層の第1の層までの成長を、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気中で行うようにしたことを特徴とするものである。

【0029】この発明の第12の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有する、窒化物系ⅡⅡⅠ-V族化合物半導体を用いた半導体発光素子において、活性層とこの活性層に最も近い、p型不純物がドーパされたp型の層との間の距離が50nm以上であることを特徴とするものである。

【0030】この発明の第12の発明においては、活性層とこの活性層に最も近いp型の層との間の距離は、p型の層にドーパされたp型不純物の拡散による活性層の劣化をより効果的に防止する観点より、好適には60nm以上、より好適には100nm以上とする。この活性層とp型の層との間の距離は、p型不純物の拡散による活性層の劣化を防止するためには他に支障がない限りできるだけ大きくするのが望ましいが、一般的には500nm以下である。この活性層とp型の層との間の距離は、典型的には50nm以上500nm以下、より典型

的には100nm以上200nm以下である。活性層に最も近いp型の層は、例えば、p側クラッド層よりバンドギャップが大きいp型の層であり、この発明の第1の発明における第3の層と同じものである。

【0031】この発明の第13の発明は、n側クラッド層とp側クラッド層との間に活性層がはさまれた構造および選択成長により形成されたリッジ構造を有し、活性層とこの活性層に最も近い、p型不純物がドーパされたp型の層との間の距離が50nm以上であり、活性層に最も近いp型の層がp側クラッド層よりバンドギャップ

【0032】この発明の第10～第13の発明においては、その性質に反しない限り、第1の発明に関連して説明したことが成立する。

【0033】この発明の第12および第13の発明においては、p側クラッド層の全体がp型の層であっても、第1～第11の発明と同様にアンドープまたはn型の第1の層とp型の第2の層とからなるものであってもよい。後者の場合は、その性質に反しない限り、この発明の第1～第11の発明に関連して述べたことが成立する。

【0034】この発明の第10、第11および第13の発明においては、Inを含む層、例えば活性層からのInの脱離をより効果的に防止する観点より、最も好適には、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気としてN₂ガス雰囲気を用いる。一方、この実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気を用いて成長を行った後に行われるp型の層の成長については、そのp型層の抵抗の低減を図る観点より、好適には、窒素と水素とを主成分とするキャリアガス雰囲気を用い、最も好適には、N₂とH₂との混合ガス雰囲気を用いる。

【0035】窒化物系III-V族化合物半導体層を成長させる基板としては、種々のものを用いることができ、具体的には、サファイア基板、SiC基板、Si基板、GaAs基板、GaP基板、InP基板、スピネル基板、酸化シリコン基板などのほか、厚いGaN層などの窒化物系III-V族化合物半導体層からなる基板を用いてもよい。

【0036】窒化物系III-V族化合物半導体の成長方法または選択成長方法としては、例えば、有機金属化学気相成長(MOCVD)、ハイドライド気相エピタキシャル成長またはハイドライド気相エピタキシャル成長(HVPE)などを用いることができる。窒化物系III-V族化合物半導体を含む化合物半導体全般の成長方法と

しては、これらに加えて、例えば分子線エピタキシー(MBE)などを用いることもできる。

【0037】上述のように構成されたこの発明の第1～第9の発明によれば、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなり、リッジと下地層との成長界面が第1の層または第1の層と第2の層との間に第1の層と接してアンドープまたはn型の他の層が設けられる場合には第1の層もしくはこの他の層に含まれることにより、すなわちリッジと下地層との成長界面がn型層に含まれることにより、リッジと下地層との成長界面がp型層の表面である従来技術のようにリッジを選択成長により形成する場合にn型不純物により成長界面が汚染されたり、成長界面にドナーとして働く欠陥が発生したりすることにより成長界面近傍がn型化してpn構造が形成される問題が本質的に存在せず、したがってp側クラッド層全体の直列抵抗の低減を図り、動作電圧の低減を図ることができる。また、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーパされたp型の第2の層とからなることにより、光閉じ込め係数 Γ などの光学特性の良否を左右するp側クラッド層の厚さと動作電圧の大小を左右するp型の第2の層の厚さとを独立に制御することができるため、低動作電圧でかつ光学特性が良好な(例えば、FFPの θ_L が小さいなど)半導体発光素子を容易に実現することができる。言い換えれば、半導体発光素子に対して良好な光場を得て良好な光学特性を得るのに必要なp側クラッド層の厚さを確保しつつ、動作電圧上昇の原因となる高比抵抗のp型層の厚さを可能な限り薄くして動作電圧の低減を図ることができる。また、活性層と第2の層との間の距離を十分に大きくすることができるため、第2の層のp型不純物が活性層に拡散するのを抑制することができ、活性層の劣化を防止することができる。更に、特に、第2の層がこの第2の層よりバンドギャップが大きいp型の第3の層を有する場合には、この第3の層により、活性層に注入される電子がオーバーフローするのを抑制することができる一方、通常活性層と組成が大きく異なるこの第3の層と活性層との間の距離を自由に設計することができ、それによって活性層に生じる歪を緩和することができるため、活性層の劣化を防止することができる。

【0038】また、p型の第2の層などのp型層の全部がリッジ内に収まっていることにより、半導体発光素子の動作温度が上昇してp型の第2の層などのp型層中のp型不純物、例えばMgの活性化率が高まり、このp型層が低抵抗化しても、リッジの外部に漏れ出る電流を大幅に低減することができる。これは特に、半導体レーザの特性温度 T_0 の向上に資するものである。

【0039】また、この発明の第10および第11の発明によれば、第10の発明においては活性層から第3の

層までの成長を、第11の発明においては活性層からp側クラッド層の第1の層までの成長を、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気で行うようにしているので、Inを含む層、例えば活性層からInが脱離するのを効果的に抑えることができ、活性層の劣化を防止することができる。一方、この後のp型の層は、窒素と水素とを主成分とするキャリアガス雰囲気中で成長させることにより、良好な結晶性で成長させることができる。

【0040】また、この発明の第12の発明によれば、活性層とこの活性層に最も近い、p型不純物がドーパされたp型の層との間の距離が50nm以上であるので、このp型の層にドーパされたp型不純物の活性層への拡散を大幅に減少させることができ、活性層の劣化を防止することができる。

【0041】また、この発明の第13の発明によれば、活性層からp側クラッド層よりバンドギャップが大きいp型の層までの成長を、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気中で行うようにしているので、Inを含む層、例えば活性層からInが脱離するのを抑えることができ、活性層の劣化を防止することができる。この後のp型の層は、窒素と水素とを主成分とするキャリアガス雰囲気中で成長させることにより、良好な結晶性で成長させることができる。

【0042】

【発明の実施の形態】以下、この発明の実施形態について図面を参照しながら説明する。なお、実施形態の全図において、同一または対応する部分には同一の符号を付す。図1はこの発明の第1の実施形態によるGaN系半導体レーザを示す。このGaN系半導体レーザは、選択成長により形成されたリッジ構造およびSCH構造を有するものである。図2はこのGaN系半導体レーザのリッジ部近傍の拡大図である。また、図3はこのGaN系半導体レーザのエネルギーバンド、特にその伝導帯を示す。

【0043】図1に示すように、この第1の実施形態によるGaN系半導体レーザにおいては、c面サファイア基板1の一主面に、横方向結晶成長技術（例えば、Applied Physics Letters vol.75(1999)pp.196-198）によりGaN系半導体層が積層されている。具体的には、c面サファイア基板1の一主面に、低温成長によるアンドープGaNバッファ層2とその上のアンドープGaN層3とからなり、〈1-100〉方向に延在するストライプが形成され、このストライプのアンドープGaN層3を種結晶としてn型GaNコンタクト層4が連続層として成長されている。ここで、このストライプの両側の部分のc面サファイア基板1の表層部も除去されており、この部分では、n型GaNコンタクト層4はこのc面サファイア基板1から浮いた構造になっている。そして、このn型GaNコンタクト層4上に、n型AlGaNクラ

ッド層5、n側光導波層としてのアンドープInGaN光導波層6、例えばアンドープの $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 多重量子井戸構造の活性層7、p側光導波層としてのアンドープInGaN光導波層8およびp側クラッド層としてのアンドープAlGaNクラッド層9が順次積層されている。アンドープInGaN光導波層6、アンドープInGaN光導波層8およびアンドープAlGaNクラッド層9はいずれも n^- 型である。これらの層には横方向結晶成長の種結晶から上層に伝播した転位10と互いに隣接する種結晶からの横方向成長の会合部11が形成されている。

【0044】n型GaNコンタクト層4の上層部からアンドープAlGaNクラッド層9までの層は全体として所定幅のメサ形状を有する。このメサ部のアンドープAlGaNクラッド層9上には、成長マスクである例えば SiO_2 膜のような絶縁膜12が設けられている。この絶縁膜12の所定部分には、例えば〈1-100〉方向に延在するストライプ状の開口13が形成されている。そして、この開口13の部分において、下地のアンドープAlGaNクラッド層9上に、薄いアンドープAlGaNクラッド層9、アンドープInGaN層14、p型AlGaN電子ブロック層15、p側クラッド層としてのp型AlGaN/GaN超格子クラッド層16およびp型GaNコンタクト層17が選択成長により順次積層され、例えば〈1-100〉方向に延在するリッジ18が形成されている。このリッジ18の幅、言い換えれば絶縁膜12の開口13の幅は例えば $1.6\mu\text{m}$ である。このリッジ18、すなわちレーザストライプ部は、横方向結晶成長の種結晶から上層に伝播した転位10と互いに隣接する種結晶からの横方向成長の会合部11との間の低欠陥領域の上方に位置している。アンドープInGaN層14は n^- 型である。p側クラッド層としてp型AlGaN/GaN超格子クラッド層16を用いているのは、トンネル効果により正孔が通りやすくするためである。

【0045】ここで、アンドープGaNバッファ層2は厚さが例えば30nmである。アンドープGaN層3は厚さが例えば $2\mu\text{m}$ である。n型GaNコンタクト層4は厚さが例えば $4\mu\text{m}$ であり、n型不純物として例えばシリコン(Si)がドーパされている。n型AlGaNクラッド層5は厚さが例えば $1.2\mu\text{m}$ であり、n型不純物として例えばSiがドーパされ、Al組成比は例えば0.065である。アンドープInGaN光導波層6は厚さが例えば30nmであり、In組成比は例えば0.02である。また、アンドープ $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{In}_y\text{Ga}_{1-y}\text{N}$ 多重量子井戸構造の活性層7は、障壁層としての $\text{In}_x\text{Ga}_{1-x}\text{N}$ 層と井戸層としての $\text{In}_y\text{Ga}_{1-y}\text{N}$ 層とが交互に積層されたもので、例えば、障壁層としての $\text{In}_x\text{Ga}_{1-x}\text{N}$ 層の厚さが7nmで $x=0.02$ 、井戸層としての $\text{In}_y\text{Ga}_{1-y}\text{N}$ 層の厚さが

3. 5 nmで $y=0.08$ 、井戸数が3である。

【0046】アンドープInGa_N光導波層8は厚さが例えば30 nmであり、In組成比は例えば0.02である。アンドープAlGa_Nクラッド層9は厚さが例えば100 nmであり、Al組成比は例えば0.025である。アンドープInGa_N層14は厚さが例えば5 nmであり、In組成比は例えば0.02である。p型AlGa_N電子ブロック層15は厚さが例えば10 nmであり、Al組成比は例えば0.18である。p型AlGa_N/Ga_N超格子クラッド層16は、例えば厚さが2.5 nmのアンドープAlGa_N層を障壁層とし、例えば厚さが2.5 nmのMgがドーパされたGa_N層を井戸層とし、これらを交互に積層した構造を有し、平均のAl組成比は例えば0.06、全体の厚さは例えば400 nmである。p型Ga_Nコンタクト層17は厚さが例えば100 nmであり、p型不純物として例えばMgがドーパされている。

【0047】p型Ga_Nコンタクト層17を覆うようにp側電極19が、絶縁膜12上に延在して設けられている。このp側電極19は、Pd膜、Pt膜およびAu膜を順次積層した構造を有し、Pd膜、Pt膜およびAu膜の厚さは例えばそれぞれ10 nm、100 nmおよび300 nmである。更に、メサ部の全体を覆うように例えば厚さが200 nmのSiO₂膜のような絶縁膜20が設けられている。この絶縁膜20は電気絶縁および表面保護のためのものである。この絶縁膜20のうちのリッジ18の上の部分には開口21が設けられており、この開口21にp側電極19が露出している。一方、絶縁膜20のうちのメサ部に隣接する所定部分には開口22が設けられており、この開口22を通じてn型Ga_Nコンタクト層4にn側電極23が接触している。このn側電極23は、Ti膜、Pt膜およびAu膜を順次積層した構造を有し、Ti膜、Pt膜およびAu膜の厚さは例えばそれぞれ10 nm、50 nmおよび100 nmである。

【0048】次に、この第1の実施形態によるGa_N系半導体レーザの製造方法について説明する。まず、あらかじめサーマルクリーニングなどにより表面を清浄化したc面サファイア基板1上に有機金属化学気相成長(MOCVD)法により例えば500℃程度の温度でアンドープGa_Nバッファ層2を成長させた後、同じくMOCVD法により例えば1000℃の成長温度でアンドープGa_N層3を成長させる。

【0049】次に、アンドープGa_N層3の全面に例えばCVD法、真空蒸着法、スパッタリング法などにより例えば厚さが100 nmのSiO₂膜(図示せず)を形成した後、このSiO₂膜上にリソグラフィにより所定形状のレジストパターン(図示せず)を形成し、このレジストパターンをマスクとして、例えばフッ酸系のエッチング液を用いたウェットエッチング、または、CF

4やCHF₃などのフッ素を含むエッチングガスを用いたRIE法によりSiO₂膜をエッチングし、パターニングする。次に、この所定形状のSiO₂膜をマスクとして例えばRIE法によりc面サファイア基板1の表層部が除去されるまでエッチングを行う。このRIEのエッチングガスとしては、例えば塩素系ガスを用いる。このエッチングによって、種結晶となるストライプ形状のアンドープGa_N層3が形成される。このストライプ形状のアンドープGa_N層3の延在方向は〈1-100〉方向である。

【0050】次に、エッチングマスクとして用いたSiO₂膜をエッチング除去した後、ストライプ形状のアンドープGa_N層3を種結晶として上述の横方向結晶成長技術によりn型Ga_Nコンタクト層4を成長させる。このときの成長温度は例えば1070℃とする。

【0051】引き続いて、n型Ga_Nコンタクト層4上に、MOCVD法により、n型AlGa_Nクラッド層5、アンドープInGa_N光導波層6、アンドープのGa_{1-x}In_xN/Ga_{1-y}In_yN多重量子井戸構造の活性層7、アンドープInGa_N光導波層8およびアンドープAlGa_Nクラッド層9を順次成長させる。

【0052】次に、アンドープAlGa_Nクラッド層9の全面に例えばCVD法、真空蒸着法、スパッタリング法などにより例えば厚さが0.1 μmのSiO₂膜のような絶縁膜12を形成した後、この絶縁膜12上にリソグラフィによりメサ部の形状に対応した所定形状のレジストパターン(図示せず)を形成し、このレジストパターンをマスクとして、例えばフッ酸系のエッチング液を用いたウェットエッチング、または、CF₄やCHF₃などのフッ素を含むエッチングガスを用いたRIE法により絶縁膜12をエッチングし、開口13を形成する。次に、この開口13を有する絶縁膜12を成長マスクとして、例えばMOCVD法により、薄いアンドープAlGa_Nクラッド層9、アンドープInGa_N層14、p型AlGa_N電子ブロック層15、p側クラッド層としてのp型AlGa_N/Ga_N超格子クラッド層16およびp型Ga_Nコンタクト層17を順次選択成長させる。ここで、p型AlGa_N/Ga_N超格子クラッド層16の選択成長は、絶縁膜12上に横方向成長して断面形状が台形となった時点で停止するようにする。

【0053】これらのGa_N系半導体層の成長温度は、例えば、n型AlGa_Nクラッド層5は900~1000℃、アンドープInGa_N光導波層6、活性層7、アンドープInGa_N光導波層8、アンドープAlGa_Nクラッド層9、アンドープInGa_N層14およびp型AlGa_N電子ブロック層15は780℃、p型AlGa_N/Ga_N超格子クラッド層16およびp型Ga_Nコンタクト層17は900~1000℃とする。

【0054】これらのGa_N系半導体層の成長原料は、例えば、Gaの原料としてはトリメチルガリウム((C

H_3)₃ Ga、TMG)、Alの原料としてはトリメチルアルミニウム($(\text{CH}_3)_3\text{Al}$ 、TMA)、Inの原料としてはトリメチルインジウム($(\text{CH}_3)_3\text{I}$ 、TMI)を、Nの原料としては NH_3 を用いる。ドーパントについては、n型ドーパントとしては例えばシラン(SiH_4)を、p型ドーパントとしては例えばビス=メチルシクロペンタジエニルマグネシウム($(\text{CH}_3\text{C}_5\text{H}_4)_2\text{Mg}$)あるいはビス=シクロペンタジエニルマグネシウム($(\text{C}_5\text{H}_5)_2\text{Mg}$)を用いる。

【0055】また、これらのGaN系半導体層の成長時のキャリアガス雰囲気としては、n型GaNコンタクト層4およびn型AlGaInクラッド層5は N_2 と H_2 との混合ガス、アンドープInGaIn光導波層6からp型AlGaIn電子ブロック層15までは N_2 ガス雰囲気、p型AlGaIn/GaN超格子クラッド層16およびp型GaInコンタクト層17は N_2 と H_2 との混合ガスを用いる。この場合、アンドープInGaIn光導波層6からp型AlGaIn電子ブロック層15までの成長ではキャリアガス雰囲気を N_2 雰囲気としており、キャリアガス雰囲気に H_2 が含まれないので、アンドープInGaIn光導波層6、活性層7、アンドープInGaIn光導波層8およびアンドープInGaIn層14からInが脱離するのを抑えることができ、これらの層の劣化を防止することができる。また、p型AlGaIn/GaN超格子クラッド層16およびp型GaInコンタクト層17の成長時にはキャリアガス雰囲気を N_2 と H_2 との混合ガス雰囲気としているので、これらのp型層を良好な結晶性で成長させることができる。

【0056】次に、上述のようにしてGaIn系半導体層を成長させたc面サファイア基板1をMOCVD装置から取り出す。そして、リッジ18および絶縁膜12の全面に例えば真空蒸着法によりPd膜、Pt膜およびAu膜を順次形成してp側電極19を形成する。

【0057】次に、p側電極19の全面に例えばCVD法、真空蒸着法、スパッタリング法などにより例えば厚さが $0.1\mu\text{m}$ の SiO_2 膜(図示せず)を形成した後、この SiO_2 膜上にリソグラフィーによりメサ部の形状に対応した所定形状のレジストパターン(図示せず)を形成し、このレジストパターンをマスクとして、例えばフッ酸系のエッチング液を用いたウエットエッチング、または、 CF_4 や CHF_3 などのフッ素を含むエッチングガスを用いたRIE法により SiO_2 膜をエッチングし、バターニングする。次に、この所定形状の SiO_2 膜をマスクとして例えばRIE法によりn型GaInコンタクト層4に達するまでエッチングを行う。このRIEのエッチングガスとしては例えば塩素系ガスを用いる。このエッチングにより、n型GaInコンタクト層4の上層部、n型AlGaInクラッド層5、アンドープInGaIn光導波層6、活性層7、アンドープInGaIn光導波層8、アンドープAlGaInクラッド層9、絶

縁膜12およびp側電極19がメサ形状にバターニングされる。

【0058】次に、エッチングマスクとして用いた SiO_2 膜をエッチング除去した後、基板全面に例えばCVD法、真空蒸着法、スパッタリング法などにより SiO_2 膜のような絶縁膜20を成膜する。

【0059】次に、リソグラフィーにより、n側電極形成領域を除いた領域の絶縁膜20の表面を覆うレジストパターン(図示せず)を形成する。次に、このレジストパターンをマスクとして絶縁膜20をエッチングすることにより、開口22を形成する。

【0060】次に、レジストパターンを残したままの状態では基板全面に例えば真空蒸着法によりTi膜、Pt膜およびAu膜を順次形成した後、レジストパターンをその上に形成されたTi膜、Pt膜およびAu膜とともに除去する(リフトオフ)。これによって、絶縁膜20の開口22を通じてn型GaInコンタクト層4にコンタクトしたn側電極23が形成される。次に、n側電極23をオーミック接触させるためのアロイ処理を行う。

【0061】次に、リソグラフィーにより、リッジ18の上部の近傍のp側電極19が露出する開口を有するレジストパターン(図示せず)を形成する。次に、このレジストパターンをマスクとして絶縁膜20をエッチングすることにより開口21を形成し、この開口21の部分にp側電極19を露出させる。

【0062】この後、上述のようにしてレーザ構造が形成された基板を劈開などによりバー状に加工して両共振器端面を形成し、更にこれらの共振器端面に端面コーティングを施した後、このバーを劈開などによりチップ化する。以上により、目的とするリッジ構造およびSCH構造を有するGaIn系半導体レーザが製造される。

【0063】このGaIn系半導体レーザにおいて、アンドープAlGaInクラッド層9とp型AlGaIn/GaN超格子クラッド層16とからなるp側クラッド層中のアンドープAlGaInクラッド層9の厚さ t を変化させ、そのときの動作電圧およびエージング劣化率を求めた結果を表1に示す。また、表1をグラフ化したものを図4および図5に示す。ここで、動作電圧は 25°C で光出力が 30mW のときのものである。エージング劣化率は、 60°C で光出力が 30mW のときのものであるが、エージング開始直後は動作電流 I_{OP} の上昇率が高いため、 $10\sim 100$ 時間での I_{OP} 上昇率を用いた。初期の動作電流 I_{OP} は 55mA とした。アンドープAlGaInクラッド層9の比抵抗は数分の $1\Omega\text{cm}$ 程度、p型AlGaIn/GaN超格子クラッド層16の比抵抗は $2\Omega\text{cm}$ 程度である。また、共振器長は $600\mu\text{m}$ (0.06cm)、リッジ18の幅は $1.6\mu\text{m}$ 、p側クラッド層の全体の厚さは 500nm とした。

【0064】

表1

t (nm)	動作電圧 (V)	エージング劣化率 (%)
0	5.13	5.30
20	5.08	3.40
50	4.99	2.00
100	4.85	1.50
150	4.70	1.40
200	4.56	1.00
250	4.42	0.80
300	4.27	0.90
350	4.13	0.80
400	3.99	0.70

【0065】いま、30mW (25℃)での動作電圧は5V以下が望ましく、エージング劣化率は、5000時間動作で動作電流の上昇率20%以下が実用レベルと考えると、表1、図4および図5より、これらの条件を満たすためには、アンドープAlGaInクラッド層9の厚さを50nm以上にすることが分かる。また、アンドープAlGaInクラッド層9の厚さをより大きくすることにより、動作電圧およびエージング劣化率とも減少することが分かる。

【0066】この第1の実施形態によれば、以下のような種々の利点を得ることができる。すなわち、p側クラッド層が活性層7側から順に厚さが例えば105nmのアンドープAlGaInクラッド層9と厚さが例えば400nmのp型AlGaIn/GaN超格子クラッド層12とからなり、絶縁膜12の開口13の部分に選択成長により形成されるリッジ18と下地層との成長界面がn型のアンドープAlGaInクラッド層9に含まれることにより、リッジと下地層との成長界面がp型層の表面である従来技術のようにリッジを選択成長により形成する場合にn型不純物により成長界面が汚染されたり、成長界面にドナーとして働く欠陥が発生したりすることにより成長界面近傍がn型化してpnp構造が形成される問題が本質的に存在しない。このため、p側クラッド層全体の直列抵抗の低減を図り、動作電圧の低減を図ることができる。また、このようにp側クラッド層がアンドープAlGaInクラッド層9とp型AlGaIn/GaN超格子クラッド層16とからなるので、その分だけ比抵抗が高いp型AlGaIn/GaN超格子クラッド層16の厚さを小さくすることができることにより、p側クラッド層の全体をそれらの合計の厚さのp型AlGaIn/GaN超格子クラッド層16で構成した場合に比べて、GaN系半導体レーザの動作電圧を例えば約0.16Vも低減することができる。また、p側クラッド層の全体の厚さは約500nmあり、十分大きいので、p側の光の*

*閉じ込めを十分行うことができ、良好なFFPを得ることができる。すなわち、良好な光学特性を得るのに必要なp側クラッド層の厚さを確保しつつ、動作電圧の上昇の原因となっている高比抵抗のp型AlGaIn/GaN超格子クラッド層16の厚さを約100nmも減少させて動作電圧の低減を図ることができる。

【0067】また、活性層7とMgがドーパされたp型層、すなわちp型AlGaIn電子ブロック層15、p型AlGaIn/GaN超格子クラッド層16およびp型GaNコンタクト層17との間の距離は、アンドープInGaIn光導波層8、アンドープAlGaInクラッド層9およびアンドープInGaIn層14の合計の厚さ、例えば30nm+100nm+5nm=135nmもあるため、結晶成長中やエージング中などにおいてp型層中のMgが活性層7に拡散するのを効果的に抑制することができ、それによってMgの拡散による活性層7の劣化を防止することができ、GaN系半導体レーザのエージング劣化率を低減することができ、信頼性および歩留まりの向上を図ることができる。

【0068】また、活性層7とMgがドーパされたp型層との間に格子歪層であるアンドープAlGaInクラッド層9があるため、これによってもp型層中のMgが活性層7に拡散するのを抑制することができ、活性層7の劣化をより効果的に防止することができる。

【0069】また、Mgがドーパされたp型層は一般にn型層に比べて結晶性が悪く、光の吸収が起こりやすいので、p型層が活性層7の付近にあると光吸収係数 α が増大するが、上述のように活性層7とp型層とは135nmも離れているため、活性層7の付近の α を十分に低く抑えることができる。これによって、GaN系半導体レーザのしきい値電流密度 J_{th} 、したがってしきい値電流 I_{th} を低減することができるとともに、スロープ効率の向上を図ることができる。更に、結晶性の悪いMgがドーパされたp型層が光密度の高い活性層7の付近から

上述のように十分に離れているため、光による活性層7の付近の結晶の劣化が生じにくく、Ga_N系半導体レーザの寿命および信頼性の向上を図ることができる。

【0070】また、Al組成比が0.18と大きいp型AlGa_N電子ブロック層15とInGa_N層からなる活性層7との間には大きな格子定数差があるが、それらは上述のように135nmも離れているため、この格子定数差により活性層7に生じる歪を緩和することができ、発光効率の向上を図ることができる。このため、量子効率の向上により、しきい値電流密度 J_{th} 、したがってしきい値電流 I_{th} を低減することができるとともに、スロープ効率の向上を図ることができる。

【0071】また、アンドープAlGa_Nクラッド層9とp型AlGa_N電子ブロック層11との間に活性層7と格子定数がほぼ等しいアンドープInGa_N層14が設けられているため、活性層7とp型AlGa_N電子ブロック層15およびp型AlGa_N/Ga_N超格子クラッド層16との間に大きな格子定数差があっても、これらのp型AlGa_N電子ブロック層15およびp型AlGa_N/Ga_N超格子クラッド層16により活性層7に生じる歪を緩和することができる。このため、Ga_N系半導体レーザのしきい値電流密度 J_{th} 、したがってしきい値電流 I_{th} を低減することができるとともに、スロープ効率の向上を図ることができる。

【0072】また、上述のしきい値電流 I_{th} の低減により、Ga_N系半導体レーザの雑音特性の向上を図ることができる。

【0073】また、活性層7に注入された電子が活性層7を通過してアンドープAlGa_Nクラッド層9に到達すると、アンドープInGa_N光導波層8とこのアンドープAlGa_Nクラッド層9との間の伝導帯のエネルギー差 ΔE_c (図3) より大きなエネルギーを持つ電子は、このアンドープAlGa_Nクラッド層9を飛び越える際に ΔE_c 分だけエネルギーが低下する。一方、 ΔE_c より小さいエネルギーしか持っていない電子は、アンドープAlGa_Nクラッド層9を飛び越えることができないため、アンドープInGa_N光導波層8に留まることになる。このように、アンドープAlGa_Nクラッド層9を飛び越えようとする電子のエネルギーや数が減少することにより、Ga_N系半導体レーザのスロープ効率の向上を図ることができる。また、Ga_N系半導体レーザの高温、高出力駆動時の電子のオーバーフローを防止することができ、Ga_N系半導体レーザの動作電流の低減、動作電圧の低減および特性温度 T_0 の向上を図ることができる。

【0074】また、リッジ18の部分にあるp型層は全てこのリッジ18の内部に収まっているので、Ga_N系半導体レーザの動作温度が上昇してこれらのp型層中のMgが活性化しp型層が低抵抗化しても、リッジ18の両脇に漏れ出る電流を極めて少なく抑えることができ

る。このため、Ga_N系半導体レーザの特性温度 T_0 を従来のGa_N系半導体レーザに比べて著しく高くすることが可能である。具体的には、特性温度 T_0 を例えば230K程度と、従来のGa_N系半導体レーザの特性温度 T_0 に比べて約90Kも高くすることが可能である。この230K程度という特性温度 T_0 は、他の材料系の半導体レーザと比較しても、これまで到底得られなかった著しく高い値である。更に、光出力-電流特性の傾き、すなわちスロープ効率についても、このGa_N系半導体レーザは、従来のGa_N系半導体レーザに比べてかなり大きくすることが可能である。

【0075】また、リッジ18の両脇の部分における活性層7とアンドープAlGa_Nクラッド層9の表面(絶縁膜12とアンドープAlGa_Nクラッド層9との界面)との間の距離はGa_N系半導体レーザの光学特性、特にリッジ18の部分における横方向屈折率差 Δn に影響を及ぼし、ひいてはGa_N系半導体レーザの製造歩留まりを左右するが、この距離は結晶成長により精度良く制御することができるため、製造上のばらつきが少なく、したがってGa_N系半導体レーザの製造歩留まりの向上を図ることができる。

【0076】更に、リッジ幅は絶縁膜12の開口13の幅により決定されるところ、この開口13の幅の制御は絶縁膜12のウエットエッチングなどにより精度良くしかも容易に行うことができることから、RIEなどのドライエッチングによりリッジを形成する場合に比べて生産性が高く、Ga_N系半導体レーザの製造コストの低減を図ることができる。

【0077】また、p型AlGa_N電子ブロック層15における正孔の活性化エネルギーは高いため、常温では大部分の正孔は不活性である。しかしながら、高温になると正孔が活性化してp型AlGa_N電子ブロック層15の電子ブロッキング効果は高まる。ところが、従来のGa_N系半導体レーザにおいては、リッジの両脇への電流漏れ量が多いため、上記効果は見えにくかったものと推測することができる。これに対し、このGa_N系半導体レーザによれば、上述のようにリッジ18の両脇への電流漏れ量が極めて少ないことにより、p型AlGa_N電子ブロック層15の電子ブロッキング効果は高く、高温、高出力駆動時においても電子のオーバーフローを効果的に防止することができる。

【0078】また、上述のように高温駆動時の漏れ電流、すなわち無効電流が低減されることにより、しきい値電流 I_{th} の低減を図ることができ、特性温度 T_0 の向上を図ることができるとともに、高温でも低雑音のGa_N系半導体レーザを実現することができる。

【0079】また、上述のように特性温度 T_0 の著しい向上により、いわゆるドループ特性を改善することができる。このドループ特性は、レーザビームプリンタなどの光源にGa_N系半導体レーザを適用する上で重要なバ

ラメータである。また、同一基板上に複数のGa_N系半導体レーザを互いに隣接して集積化する場合においても、Ga_N系半導体レーザの特性温度 T_0 が著しく高いことにより、これらのGa_N系半導体レーザ間の熱的クロストークを低く抑えることができるため、マルチビームレーザなどへの応用にも適している。

【0080】また、p側クラッド層の一部をアンドープAlGa_Nクラッド層9により構成しているため、活性層7よりp側の部分に存在するp型層は全体として少なく、したがって活性層7からオーバーフローした電子がp型層において再結合中心にトラップされて非発光再結合する確率が小さい。高温になるほど、p型層で電子がトラップされる確率が高まると仮定すると、このGa_N系半導体レーザの構造は無効電流低減に効果的と考えられる。

【0081】また、上述のスローア効率の向上と温度特性の向上とによって、Mgがドーパされた結晶性の悪いp型層に電子がオーバーフローにより注入されて結晶を破壊することが少なくなるため、Ga_N系半導体レーザの信頼性および寿命の向上を図ることができる。

【0082】更に、アンドープInGa_N光導波層6からp型AlGa_N電子ブロック層11までの成長ではキャリアガス雰囲気としてN₂が用いられ、キャリアガス雰囲気にH₂が含まれないので、特に活性層7からInが脱離するのを抑えることができ、その劣化を防止することができ、Ga_N系半導体レーザの信頼性および寿命の向上を図ることができる。

【0083】以上により、動作電圧およびしきい値電流が低く、温度特性が良好で長寿命かつ高信頼性のGa_N系半導体レーザを実現することができる。この第1の実施形態によるGa_N系半導体レーザは、高温、高出力駆動時の動作電流および動作電圧の低減を図ることができ、長寿命でもあることから、特に光ディスクに対する書き込み用高出力半導体レーザとして用いて好適なものである。

【0084】次に、この発明の第2の実施形態によるGa_N系半導体レーザについて説明する。図6はこのGa_N系半導体レーザのエネルギーバンド図を示す。図6に示すように、この第2の実施形態によるGa_N系半導体レーザにおいては、第1の実施形態によるGa_N系半導体レーザにおけるアンドープAlGa_Nクラッド層9の代わりに、アンドープAlGa_N/Ga_N超格子クラッド層24が設けられている。ここで、このアンドープAlGa_N/Ga_N超格子クラッド層24は、例えば厚さが2.5nmのアンドープAlGa_N層を障壁層とし、例えば厚さが2.5nmのGa_N層を井戸層とし、これらを交互に積層した構造を有し、平均のAl組成比は例えば0.025~0.10、全体の厚さは例えば100~500nmである。その他の構成は、第1の実施形態によるGa_N系半導体レーザと同様であるので、説明を

省略する。このGa_N系半導体レーザの製造方法は、第1の実施形態によるGa_N系半導体レーザの製造方法と同様であるので、説明を省略する。

【0085】この第2の実施形態によれば、p側クラッド層のうちのアンドープ層がアンドープAlGa_N/Ga_N超格子クラッド層24により構成されているので、p側電極19側から注入されてこのアンドープAlGa_N/Ga_N超格子クラッド層24に到達した正孔はこのアンドープAlGa_N/Ga_N超格子クラッド層24をトンネル効果により容易に通抜け活性層7に注入されるので、活性層7への正孔の注入が容易となり、Ga_N系半導体レーザの動作電圧のより一層の低減を図ることができる。また、アンドープAlGa_N/Ga_N超格子クラッド層24に存在するヘテロ界面により、p型層中のMgが活性層7に拡散するのをより効果的に防止することができ、活性層7の劣化をより効果的に防止することができる。その他の利点は第1の実施形態と同様である。

【0086】次に、この発明の第3の実施形態によるGa_N系半導体レーザについて説明する。この第3の実施形態によるGa_N系半導体レーザは、基本的には第1の実施形態によるGa_N系半導体レーザと同様な構造を有するが、アンドープInGa_N光導波層8およびp型AlGa_N/Ga_N超格子クラッド層16の厚さが第1の実施形態によるGa_N系半導体レーザと異なる。具体的には、第1の実施形態によるGa_N系半導体レーザにおいては、アンドープInGa_N光導波層8の厚さは例えば30nm、p型AlGa_N/Ga_N超格子クラッド層16の厚さは例えば400nmであるのに対し、この第3の実施形態によるGa_N系半導体レーザにおいては、アンドープInGa_N光導波層8の厚さは例えば24.5nm、p型AlGa_N/Ga_N超格子クラッド層16の厚さは例えば500nmである。その他の構成は、第1の実施形態によるGa_N系半導体レーザと同様である。また、このGa_N系半導体レーザの製造方法は、第1の実施形態によるGa_N系半導体レーザの製造方法と同様であるので、説明を省略する。

【0087】この第3の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0088】次に、この発明の第4の実施形態によるGa_N系半導体レーザについて説明する。図7はこのGa_N系半導体レーザのエネルギーバンド、特にその伝導帯を示す。図7に示すように、この第4の実施形態によるGa_N系半導体レーザにおいては、p型AlGa_N/Ga_N超格子クラッド層16中にp型AlGa_N電子ブロック層15が設けられている。すなわち、第1の実施形態によるGa_N系半導体レーザにおいては、p型AlGa_N電子ブロック層15はアンドープInGa_N層14とp型AlGa_N/Ga_N超格子クラッド層16との界面に設けられているのに対し、この第4の実施形態によ

るGa_{0.9}N系半導体レーザにおいては、p型AlGa_{0.1}N電子ブロック層15はp型AlGa_{0.1}N/GaN超格子クラッド層16中にアンドープInGa_{0.5}N層14から離れて設けられている。ここで、アンドープAlGa_{0.1}Nクラッド層9とp型AlGa_{0.1}N電子ブロック層15との間に存在するp型AlGa_{0.1}N/GaN超格子クラッド層16の厚さは例えば10~50nm程度である。その他の構成は、第1の実施形態によるGa_{0.9}N系半導体レーザと同様である。また、このGa_{0.9}N系半導体レーザの製造方法は、第1の実施形態によるGa_{0.9}N系半導体レーザの製造方法と同様であるので、説明を省略する。この第4の実施形態によれば、第1の実施形態と同様な利点を得ることができる。

【0089】次に、この発明の第5の実施形態によるGa_{0.9}N系半導体レーザを示す。このGa_{0.9}N系半導体レーザは、選択成長により形成されたリッジ構造およびSCH構造を有するが、基板としてn型Ga_{0.9}N基板を用いることが第1~第4の実施形態と異なる。図8にこのGa_{0.9}N系半導体レーザを示す。

【0090】図8に示すように、この第5の実施形態によるGa_{0.9}N系半導体レーザにおいては、例えばc面方位のn型Ga_{0.9}N基板25上に、n型不純物として例えばSiがドーパされたn型Ga_{0.9}N層26がバッファ層（低温成長によるバッファ層とは異なる）として設けられ、その上に、n型AlGa_{0.1}Nクラッド層5、n側光導波層としてのアンドープInGa_{0.5}N光導波層6、例えばアンドープのIn_xGa_{1-x}N/In_yGa_{1-y}N多重量子井戸構造の活性層7、p側光導波層としてのアンドープInGa_{0.5}N光導波層8およびp側クラッド層としてのアンドープAlGa_{0.1}Nクラッド層9が順次積層されている。

【0091】アンドープAlGa_{0.1}Nクラッド層9上には、成長マスクである例えばSiO₂膜のような絶縁膜12が設けられている。この絶縁膜12の所定部分には、例えば〈1-100〉方向に延在するストライプ状の開口13が形成されている。そして、この開口13の部分において、下地のアンドープAlGa_{0.1}Nクラッド層9上に、薄いアンドープAlGa_{0.1}Nクラッド層9、アンドープInGa_{0.5}N層14、p型AlGa_{0.1}N電子ブロック層15、p側クラッド層としてのp型AlGa_{0.1}N/GaN超格子クラッド層16およびp型Ga_{0.9}Nコンタクト層17が選択成長により順次積層され、例えば〈1-100〉方向に延在するリッジ18が形成されている。

【0092】p型Ga_{0.9}Nコンタクト層17を覆うようにp側電極19が、絶縁膜12上に延在して設けられている。一方、n型Ga_{0.9}N基板25の裏面にn側電極23が接触している。上記以外のことは第1の実施形態と同様であるので、説明を省略する。

【0093】次に、この第5の実施形態によるGa_{0.9}N系半導体レーザの製造方法について説明する。まず、あらかじめサーマルクリーニングなどにより表面を清浄化し

たn型Ga_{0.9}N基板25上にMOCVD法によりn型AlGa_{0.1}Nクラッド層5、アンドープInGa_{0.5}N光導波層6、アンドープのGa_{1-x}In_xN/Ga_{1-y}In_yN多重量子井戸構造の活性層7、アンドープInGa_{0.5}N光導波層8およびアンドープAlGa_{0.1}Nクラッド層9を順次成長させる。

【0094】次に、アンドープAlGa_{0.1}Nクラッド層9の全面に絶縁膜12を形成した後、エッチングによりこの絶縁膜12に開口13を形成する。次に、この開口13を有する絶縁膜12を成長マスクとして、例えばMOCVD法により、薄いアンドープAlGa_{0.1}Nクラッド層9、アンドープInGa_{0.5}N層14、p型AlGa_{0.1}N電子ブロック層15、p側クラッド層としてのp型AlGa_{0.1}N/GaN超格子クラッド層16およびp型Ga_{0.9}Nコンタクト層17を順次選択成長させる。

【0095】次に、上述のようにしてGa_{0.9}N系半導体層を成長させたc面サファイア基板1をMOCVD装置から取り出す。そして、リッジ18および絶縁膜12の全面にp側電極19を形成する。次に、n型Ga_{0.9}N基板25の裏面にn側電極23を形成する。

【0096】この後、上述のようにしてレーザ構造が形成された基板を劈開などによりバー状に加工して両共振器端面を形成し、更にこれらの共振器端面に端面コーティングを施した後、このバーを劈開などによりチップ化する。以上により、目的とするリッジ構造およびSCH構造を有するGa_{0.9}N系半導体レーザが製造される。このGa_{0.9}N系半導体レーザの製造方法の上記以外のことは第1の実施形態と同様である。

【0097】この第5の実施形態によれば、第1の実施形態と同様な利点を得ることができるほか、例えばGaAs系半導体レーザと同様に、p側電極19およびn側電極23がそれぞれ基板の表面および裏面に形成された構造とすることができることにより、GaAs系半導体レーザの組み立てに用いるボンディング装置などを使用することができ、特殊なボンディング装置などの組み立て装置を導入する必要がなく、その分だけGa_{0.9}N系半導体レーザの製造コストの低減を図ることができるという利点を得ることができる。更に、チップサイズを小さくすることができたため、それによってもGa_{0.9}N系半導体レーザの製造コストの低減を図ることができる。

【0098】以上、この発明の実施形態について具体的に説明したが、この発明は、上述の実施形態に限定されるものではなく、この発明の技術的思想に基づく各種の変形が可能である。

【0099】例えば、上述の第1~第5の実施形態において挙げた数値、構造、形状、基板、原料、プロセスなどはあくまでも例に過ぎず、必要に応じて、これらと異なる数値、構造、形状、基板、原料、プロセスなどを用いてもよい。

【0100】具体的には、例えば、上述の第1~第5の

実施形態においては、レーザ構造を形成するn型層を基板上に最初に積層し、その上にp型層を積層しているが、これと積層順序を逆にし、基板上に最初にp型層を積層し、その上にn型層を積層した構造としてもよい。

【0101】また、上述の第1～第5の実施形態においては、n側光導波層としてのアンドープInGa_xN光導波層6およびp側光導波層としてのアンドープInGa_xN光導波層8は互いに同一組成であるが、これらのアンドープInGa_xN光導波層6およびアンドープInGa_xN光導波層8の組成は、良好な光学特性が得られる限り、互いに異なっているとしてもよく、例えばアンドープInGa_xN光導波層8のIn組成をアンドープInGa_xN光導波層6より低くしてもよい。更には、必要に応じて、n側光導波層およびp側光導波層の材料としてInGa_xNと異なる組成のもの、例えばGa₂Nを用いてもよい。

【0102】また、上述の第1～第4の実施形態においては、c面サファイア基板を用いているが、必要に応じて、SiC基板、Si基板、スピネル基板などを用いてもよい。また、Ga₂Nバッファ層の代わりに、AlNバッファ層やAlGa_xNバッファ層を用いてもよい。

【0103】また、上述の第1～第5の実施形態においては、この発明をSCH構造のGa_xN系半導体レーザに適用した場合について説明したが、この発明は、例えば、DH (Double Heterostructure) 構造のGa_xN系半導体レーザに適用してもよいことはもちろん、Ga_xN系発光ダイオードに適用してもよい。

【0104】更に、上述の第1～第5の実施形態においては、p型AlGa_xN/Ga_xN超格子クラッド層12において、AlGa_xN層にはMgをドーピングしていないが、必要に応じて、このAlGa_xN層にもMgをドーピングしてもよく、あるいは、Ga_xN層にはMgをドーピングせず、AlGa_xN層にのみMgをドーピングしてもよい。

【0105】

【発明の効果】以上説明したように、この発明によれば、p側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーピングされたp型の第2の層とからなり、リッジと下地層との成長界面が第1の層または第1の層と第2の層との間に第1の層と接してアンドープまたはn型の他の層が設けられる場合には第1の層もしくはこの他の層に含まれることにより、成長界面近傍がn型化してpnp構造が形成される問題が本質的に存在せず、したがってp側クラッド層全体の直列抵抗の低減を図り、動作電圧の低減を図ることができる。また、このようにp側クラッド層が活性層側から順にアンドープまたはn型の第1の層とp型不純物がドーピングされたp型の第2の層とからなることにより、半導体発光素子に対して良好な光場を得て良好な光学特性を得るのに必要なp側クラッド層の厚さを確保しつつ、動作電圧上昇の原因となる高比抵抗のp型層の厚さを可能な限り薄くして半導体発光素子の動作電圧の低減を図るこ

とができる。また、活性層と第2の層との間の距離を十分に大きくすることができるため、第2の層のp型不純物が活性層に拡散を抑えて活性層の劣化を防止することができる。更に、特に、第2の層がこの第2の層よりバンドギャップが大きいp型の第3の層を有する場合には、この第3の層により、活性層に注入される電子がオーバーフローするのを抑制することができる。

【0106】また、リッジの部分のp型層は全てリッジの内部に収まっていることにより、半導体発光素子の動作時に注入される電流がリッジの外部に漏れ出るのを効果的に抑えることができ、これによって従来に比べて著しく高い特性温度を得ることができ、極めて良好な温度特性を得ることができる。

【0107】また、Inを含む層を含む特定の層の成長を、実質的に水素を含まず、窒素を主成分とするキャリアガス雰囲気中で行うようにしているので、そのInを含む層、例えば活性層からInが脱離するのを効果的に抑えることができ、活性層の劣化を防止することができ、半導体発光素子の信頼性および寿命の向上を図ることができる。

【0108】また、活性層とこの活性層に最も近い、p型不純物がドーピングされたp型の層との間の距離が50nm以上であるので、このp型の層にドーピングされたp型不純物の活性層への拡散を大幅に減少させることができ、活性層の劣化を防止することができ、半導体発光素子の信頼性および寿命の向上を図ることができる。

【図面の簡単な説明】

【図1】この発明の第1の実施形態によるGa_xN系半導体レーザを示す断面図である。

【図2】この発明の第1の実施形態によるGa_xN系半導体レーザの要部の拡大断面図である。

【図3】この発明の第1の実施形態によるGa_xN系半導体レーザのエネルギーバンド構造を示す略線図である。

【図4】この発明の第1の実施形態によるGa_xN系半導体レーザにおけるp側クラッド層のアンドープ層の厚さによる動作電圧の変化を示す略線図である。

【図5】この発明の第1の実施形態によるGa_xN系半導体レーザにおけるp側クラッド層のアンドープ層の厚さによるエージング劣化率の変化を示す略線図である。

【図6】この発明の第2の実施形態によるGa_xN系半導体レーザのエネルギーバンド構造を示す略線図である。

【図7】この発明の第4の実施形態によるGa_xN系半導体レーザのエネルギーバンド構造を示す略線図である。

【図8】この発明の第5の実施形態によるGa_xN系半導体レーザを示す断面図である。

【図9】選択成長によりリッジ構造を形成する従来のGa_xN系半導体レーザの要部を示す断面図である。

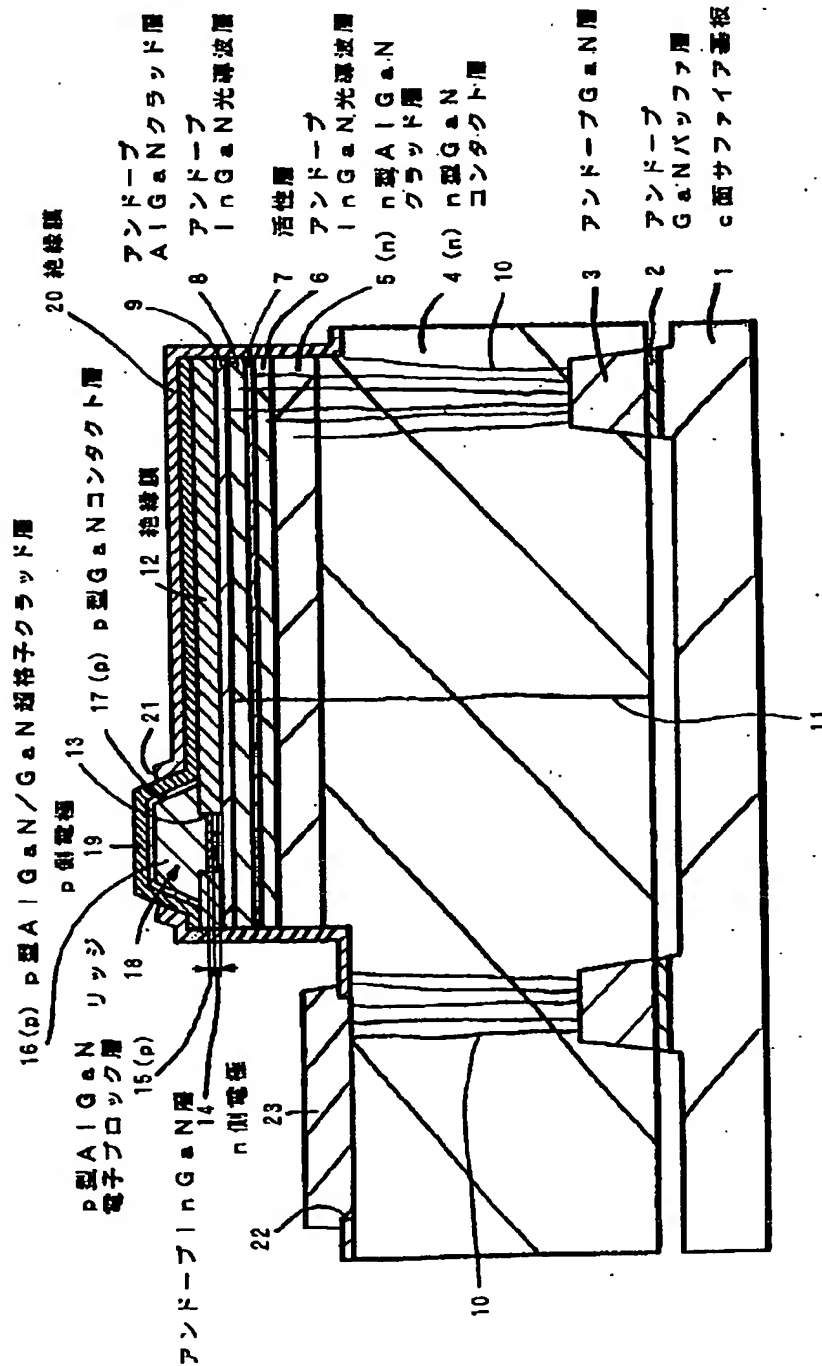
【図10】選択成長によりリッジ構造を形成する従来のGa_xN系半導体レーザの問題点を説明するための断面図である。

【符号の説明】

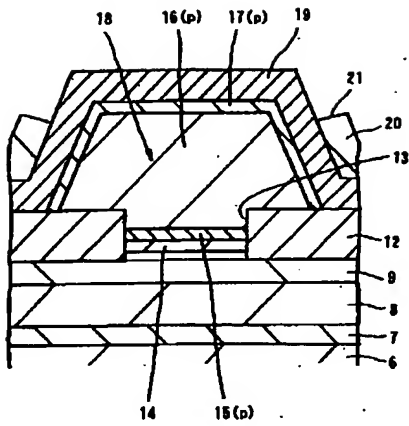
1・・・c面サファイア基板、4・・・n型Ga_{0.5}Nコン
タクト層、5・・・n型AlGa_{0.3}Nクラッド層、6・・・
アンドープInGa_{0.5}N光導波層、7・・・活性層、8
・・・アンドープInGa_{0.5}N光導波層、9・・・アンド
ープAlGa_{0.3}Nクラッド層、12・・・絶縁膜、13・
・・・開口、14・・・アンドープInGa_{0.5}N層、15・

・・・p型AlGa_{0.3}N電子ブロック層、16・・・p型A
lGa_{0.3}N/GaN超格子クラッド層、17・・・p型G
aNコンタクト層、18・・・リッジ、19・・・p側
電極、20・・・絶縁膜、23・・・n側電極、24・
・・・アンドープAlGa_{0.3}N/GaN超格子クラッド層、
25・・・n型Ga_{0.5}N基板

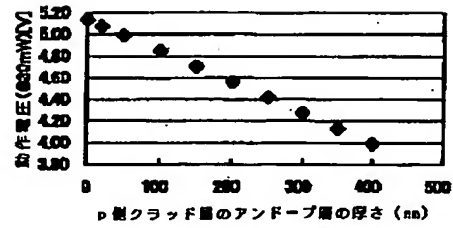
【図1】



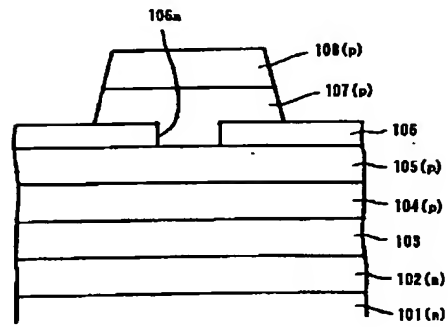
【図2】



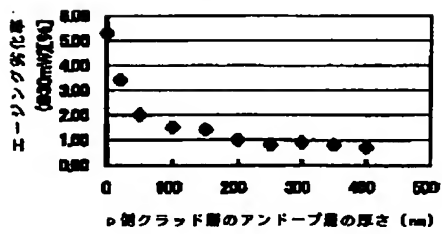
【図4】



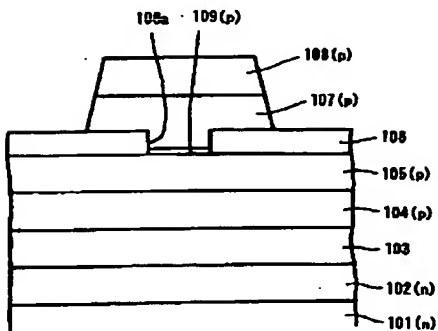
【図9】



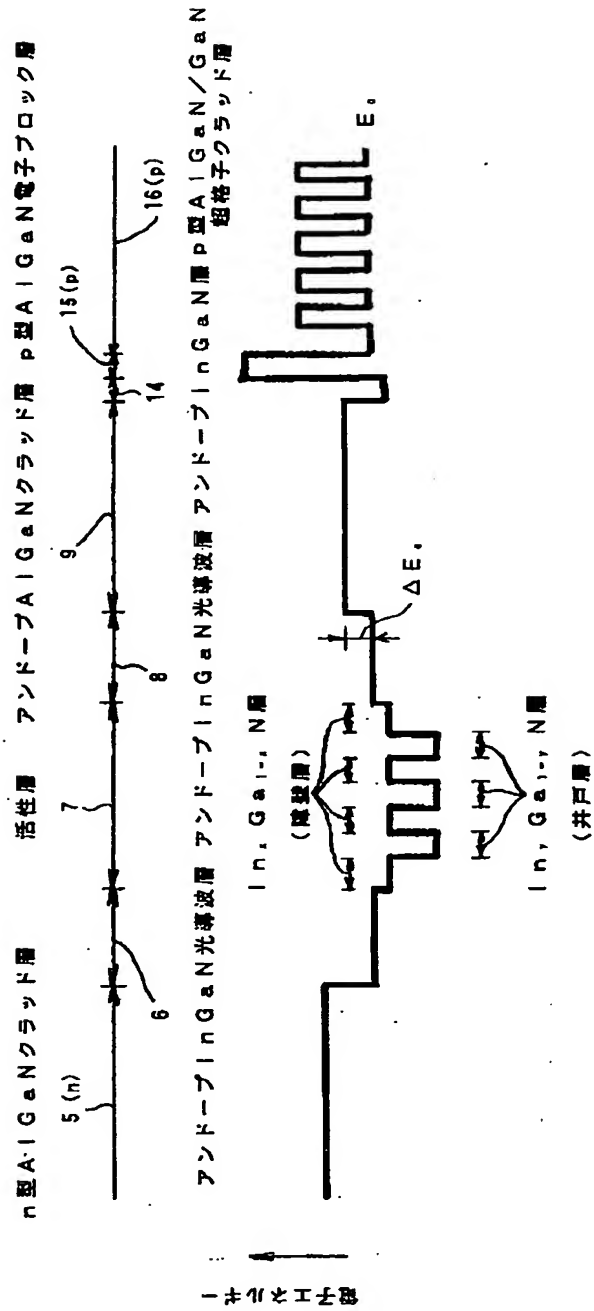
【図5】



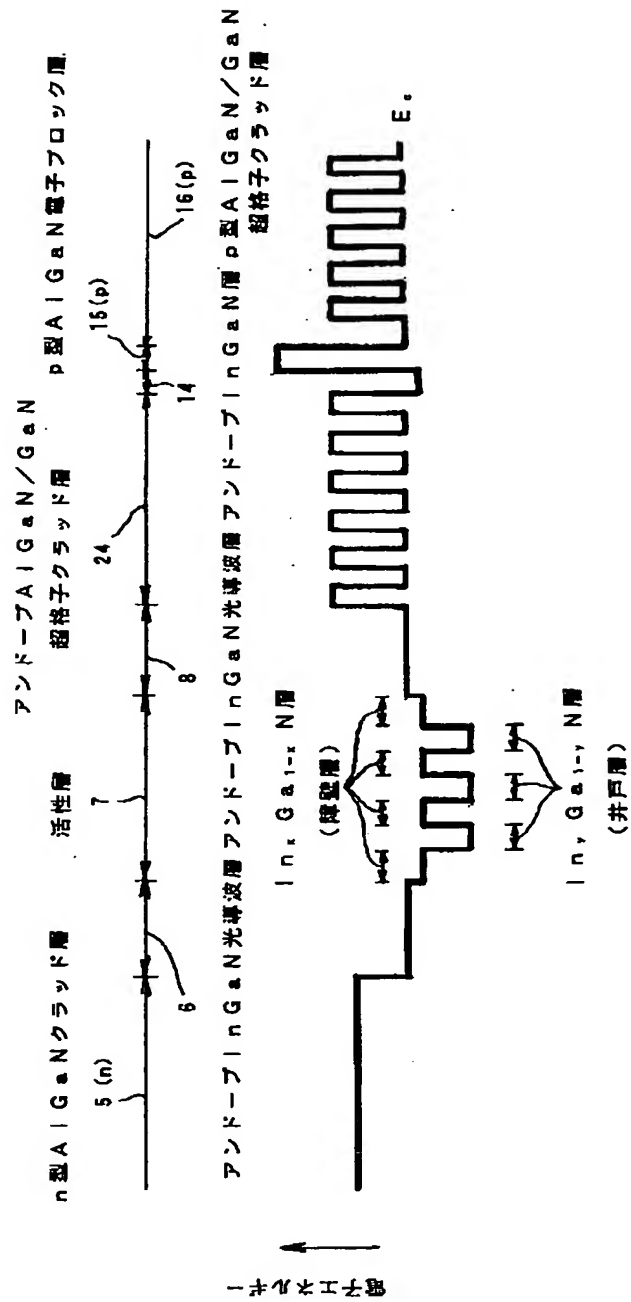
【図10】



【図3】



【図6】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKewed/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.